

ABSTRACT OF THE DISCLOSURE

本発明の平均化処理回路及び方法では、メモリコントロール部にて入力画像データ信号の入力を受け、第1メモリにて上記入力画像データ信号を遅延処理した後に記憶し、CPUにより、上記入力画像データ信号の平均化処理を開始する主走査及び副走査座標、平均化ブロックの主走査及び副走査サイズ、平均化ブロックの主走査及び副走査方向のスキュー値の少なくともいずれかを指示する。そして、レジスタ設定部にて、上記CPUにより指示された設定情報を保持し、平均化処理制御にて、上記レジスタ設定部により保持された設定情報に基づいて、上記平均化ブロックのスキュー値によらず一定のタイミングで、上記入力画像データ信号の平均化処理を行い、平均化処理された画像データ信号を出力する。こうして、第2メモリにて、上記平均化処理制御部からの平均化された画像データ信号の入力を受け、出力画像データ信号として保持し、出力制御部にて、上記第2メモリの出力画像データを出力する。

10055402.012502